



08/07/08

1fu

PATENT  
450101-03158

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Applicants: Tetsujiro KONDO et al.  
Serial No.: 10/009,760  
Filed: January 13, 2003  
For: OPTICAL DISC, ADDRESS ADMINISTRATION  
METHOD OF OPTICAL DISC AND DRIVE OF  
OPTICAL DISC  
Art Unit: 2622  
Confirmation No.: 3056

745 Fifth Avenue  
New York, NY 10151

**EXPRESS MAIL**

Mailing Label Number: EV959077208US

Date of Deposit: August 6, 2008

I hereby certify that this paper or fee is being deposited with the  
United States Postal Service "Express Mail Post Office to  
Addressee" Service under 37 CFR 1.10 on the date indicated above  
and is addressed to: **Mail Stop 313(c), Commissioner for Patents,  
P.O. Box 1450, Alexandria, VA 22313-1450.**

Charles B. Jackson

(Typed or printed name of person mailing paper or fee)

(Signature of person mailing paper or fee)

**CLAIM OF PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:


In support of the claim of priority under 35 U.S.C. § 119 asserted in the  
Declaration accompanying the above-entitled application, as filed, please find enclosed herewith  
certified copies of Application nos. JP2000-112345 and JP2001-105852 filed in Japan on April  
13, 2000 and April 4, 2001, respectively, forming the basis for such claim.

PATENT  
450101-03158

Acknowledgement of the claim of priority and of the receipt of said certified  
copies is requested.

Respectfully submitted,

FROMMER LAWRENCE & HAUG LLP  
Attorneys for Applicants

By:   
William S. Frommer  
Reg. No. 25,506  
Tel. (212) 588-0800

Enclosures

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2000年 4月13日

出願番号  
Application Number: 特願2000-112345

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

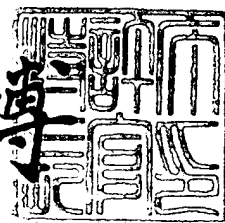
J P 2000-112345

願 人  
Applicant(s): ソニー株式会社

2008年 7月10日

特許庁長官  
Commissioner,  
Japan Patent Office

肥塚 雅博



出証番号 出証特2008-3026590

【書類名】 特許願

【整理番号】 9900901807

【提出日】 平成12年 4月13日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/232  
G03B 7/00

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 近藤 哲二郎

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 安藤 一隆

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100082131

【弁理士】

【氏名又は名称】 稲本 義雄

【電話番号】 03-3369-6479

【手数料の表示】

【予納台帳番号】 032089

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9708842

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像制御装置および撮像制御方法、プログラム記録媒体、並びにデータ記録媒体

【特許請求の範囲】

【請求項 1】 被写体を撮像するときの露出を制御する撮像制御装置であって、

前記被写体からの光を受光して光電変換する光電変換手段が出力する電気信号を評価する評価手段と、

前記評価手段による評価結果に基づき、前記光電変換手段が光を受光する受光面に対する露出を制御する露出制御手段における前記受光面に対する露出時間を、前記受光面よりも細かい所定の面単位で設定する設定手段と

を備えることを特徴とする撮像制御装置。

【請求項 2】 前記露出制御手段は、前記所定の面単位で、前記受光面に対する露出の制御が可能なものである

ことを特徴とする請求項 1 に記載の撮像制御装置。

【請求項 3】 前記所定の面は、画素である

ことを特徴とする請求項 1 に記載の撮像制御装置。

【請求項 4】 前記評価手段は、前記光電変換手段が出力する、前記画素に対する電気信号である画素値を、各画素ごとに評価する

ことを特徴とする請求項 3 に記載の撮像制御装置。

【請求項 5】 前記光電変換手段が出力する、前記画素に対する電気信号である画素値を記憶する記憶手段をさらに備える

ことを特徴とする請求項 3 に記載の撮像制御装置。

【請求項 6】 前記記憶手段は、前記画素値を、その画素に対する露光時間とともに記憶する

ことを特徴とする請求項 5 に記載の撮像装置。

【請求項 7】 前記画素値を、その画素に対する露光時間に基づいて補正する補正手段をさらに備える

ことを特徴とする請求項 5 に記載の撮像制御装置。

【請求項 8】 前記光電変換手段および露出制御手段をさらに備えることを特徴とする請求項 1 に記載の撮像制御装置。

【請求項 9】 被写体を撮像するときの露出を制御する撮像制御方法であって、

前記被写体からの光を受光して光電変換する光電変換手段が出力する電気信号を評価する評価ステップと、

前記評価手段による評価結果に基づき、前記光電変換手段が光を受光する受光面に対する露出を制御する露出制御手段における前記受光面に対する露出時間を、前記受光面よりも細かい所定の面単位で設定する設定ステップとを備えることを特徴とする撮像制御方法。

【請求項 1 0】 被写体を撮像するときの露出を制御する撮像制御処理を、コンピュータに行わせるプログラムが記録されているプログラム記録媒体であって、

前記被写体からの光を受光して光電変換する光電変換手段が出力する電気信号を評価する評価ステップと、

前記評価手段による評価結果に基づき、前記光電変換手段が光を受光する受光面に対する露出を制御する露出制御手段における前記受光面に対する露出時間を、前記受光面よりも細かい所定の面単位で設定する設定ステップとを備えるプログラムが記録されていることを特徴とするプログラム記録媒体。

【請求項 1 1】 撮像装置により撮像された画像が記録されているデータ記録媒体であって、

前記画像を構成する画素値とともに、前記撮像装置により前記画像が撮像されたときの露出時間が、前記画像の画面より細かい所定の面単位で記録されていることを特徴とするデータ記録媒体。

【請求項 1 2】 被写体の撮像を制御する撮像制御装置であって、

前記被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における前記受光面に対する複数の露出時間を設定する設定手段と、

前記複数の露出時間それぞれに対して前記光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について1つの画素値を選択する選択手段と、

前記選択手段が選択した画素値によって、1画面の画像を構成する構成手段とを備えることを特徴とする撮像制御装置。

【請求項 1 3】 複数の画像を構成する各位置の画素の複数の画素値を評価する評価手段をさらに備え、

前記選択手段は、前記評価手段による評価結果に基づいて、画素値を選択することを特徴とする請求項 1 2 に記載の撮像制御装置。

【請求項 1 4】 複数の画像を構成する各位置の画素の複数の画素値を評価する評価手段をさらに備え、

前記設定手段は、前記評価手段による評価結果に基づいて、前記複数の露出時間を設定する

ことを特徴とする請求項 1 2 に記載の撮像制御装置。

【請求項 1 5】 前記構成手段は、前記画素値を、記憶手段に記憶させることで、1画面の画像を構成する

ことを特徴とする請求項 1 2 に記載の撮像制御装置。

【請求項 1 6】 前記記憶手段は、前記画素値を、前記複数の露光時間のうちの、その画素値が得られたときの露光時間とともに記憶する

ことを特徴とする請求項 1 5 に記載の撮像装置。

【請求項 1 7】 前記画素値を、その画素値が得られたときの露光時間に基づいて補正する補正手段をさらに備える

ことを特徴とする請求項 1 5 に記載の撮像制御装置。

【請求項 1 8】 前記光電変換手段および露出制御手段をさらに備える

ことを特徴とする請求項 1 2 に記載の撮像制御装置。

【請求項 1 9】 被写体の撮像を制御する撮像制御方法であって、

前記被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における前記受光面に対する複数の露出時間を設定する設定ステップと、



前記複数の露出時間それぞれに対して前記光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について1つの画素値を選択する選択ステップと、

前記選択手段が選択した画素値によって、1画面の画像を構成する構成ステップと

を備えることを特徴とする撮像制御方法。

【請求項 2 0】 被写体の撮像を制御する撮像制御処理を、コンピュータに行わせるプログラムが記録されているプログラム記録媒体であって、

前記被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における前記受光面に対する複数の露出時間を設定する設定ステップと、

前記複数の露出時間それぞれに対して前記光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について1つの画素値を選択する選択ステップと、

前記選択手段が選択した画素値によって、1画面の画像を構成する構成ステップと

を備えるプログラムが記録されている

ことを特徴とするプログラム記録媒体。

#### 【発明の詳細な説明】

##### 【0 0 0 1】

##### 【発明の属する技術分野】

本発明は、撮像制御装置および撮像制御方法、プログラム記録媒体、並びにデータ記録媒体に関し、特に、例えば、ビデオカメラ等において、コントラストの強い被写体の画像を、その詳細を失わずに得ることができるようにする撮像制御装置および撮像制御方法、プログラム記録媒体、並びにデータ記録媒体に関する。

##### 【0 0 0 2】

##### 【従来の技術】

例えば、ビデオカメラでは、被写体からの光が、レンズによって、CCD (Cha

arge Coupled Device)等の光電変換素子の受光面上に集光され、そこで光電変換されることにより電気信号である画像データとされる。

### 【0 0 0 3】

ビデオカメラにおいて、レンズからの光は、露出を制御するシャッタを介して、CCDに入射される。従って、シャッタスピード、即ち、露出時間が長いと、CCDにチャージされる電荷が多くなり、その結果、いわゆる露出オーバーとなって、得られる画像は、いわば白つぶれしたものとなる。一方、露出時間が短いと、CCDにチャージされる電荷は少なくなり、その結果、いわゆる露出アンダーとなって、得られる画像は、いわば黒つぶれしたものとなる。

### 【0 0 0 4】

このような白つぶれや黒つぶれを防止するには、画像の最も明るい部分から最も暗い部分までが、適度な明度をもつように、露出時間を設定する必要がある。

### 【0 0 0 5】

#### 【発明が解決しようとする課題】

ところで、従来のビデオカメラにおいては、CCDの受光面全体に対して、同一の露出時間で撮影が行われる。

### 【0 0 0 6】

従って、コントラストの強い被写体を撮影（撮像）する場合には、明るい部分が白つぶれしたものとなったり、暗い部分が黒つぶれしたものとなり、得られた画像において、被写体のディテール(detail)（詳細）が失われる課題があった。

### 【0 0 0 7】

本発明は、このような状況に鑑みてなされたものであり、コントラストの強い被写体についても、そのディテールを損なわずに撮影することができるようにするものである。

### 【0 0 0 8】

#### 【課題を解決するための手段】

本発明の第1の撮像制御装置は、被写体からの光を受光して光電変換する光電変換手段が出力する電気信号を評価する評価手段と、評価手段による評価結果に基づき、光電変換手段が光を受光する受光面に対する露出を制御する露出制御手

段における受光面に対する露出時間を、受光面よりも細かい所定の面単位で設定する設定手段とを備えることを特徴とする。

【0009】

第1の撮像制御装置において、露出制御手段は、所定の面単位で、受光面に対する露出の制御が可能なものとしてすることができる。

【0010】

第1の撮像制御装置において、所定の面は、画素としてすることができる。

【0011】

第1の撮像制御装置において、評価手段には、光電変換手段が出力する、画素に対する電気信号である画素値を、各画素ごとに評価させることができる。

【0012】

第1の撮像制御装置には、光電変換手段が出力する、画素に対する電気信号である画素値を記憶する記憶手段をさらに設けることができる。

【0013】

第1の撮像制御装置において、記憶手段には、画素値を、その画素に対する露光時間とともに記憶させることができる。

【0014】

第1の撮像制御装置には、画素値を、その画素に対する露光時間に基づいて補正する補正手段をさらに設けることができる。

【0015】

第1の撮像制御装置には、光電変換手段および露出制御手段をさらに設けることができる。

【0016】

本発明の第1の撮像制御方法は、被写体からの光を受光して光電変換する光電変換手段が出力する電気信号を評価する評価ステップと、評価手段による評価結果に基づき、光電変換手段が光を受光する受光面に対する露出を制御する露出制御手段における受光面に対する露出時間を、受光面よりも細かい所定の面単位で設定する設定ステップとを備えることを特徴とする。

【0017】

本発明の第 1 のプログラム記録媒体は、被写体からの光を受光して光電変換する光電変換手段が出力する電気信号を評価する評価ステップと、評価手段による評価結果に基づき、光電変換手段が光を受光する受光面に対する露出を制御する露出制御手段における受光面に対する露出時間を、受光面よりも細かい所定の面単位で設定する設定ステップとを備えるプログラムが記録されていることを特徴とする。

#### 【 0 0 1 8 】

本発明のデータ記録媒体は、画像を構成する画素値とともに、撮像装置により画像が撮像されたときの露出時間が、画像の画面より細かい所定の面単位で記録されていることを特徴とする。

#### 【 0 0 1 9 】

本発明の第 2 の撮像制御装置は、被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における受光面に対する複数の露出時間を設定する設定手段と、複数の露出時間それぞれに対して光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について 1 つの画素値を選択する選択手段と、選択手段が選択した画素値によって、1 画面の画像を構成する構成手段とを備えることを特徴とする。

#### 【 0 0 2 0 】

第 2 の撮像制御装置には、複数の画像を構成する各位置の画素の複数の画素値を評価する評価手段をさらに設けることができ、この場合、選択手段には、評価手段による評価結果に基づいて、画素値を選択させることができる。

#### 【 0 0 2 1 】

第 2 の撮像制御装置には、複数の画像を構成する各位置の画素の複数の画素値を評価する評価手段をさらに設けることができ、この場合、設定手段には、評価手段による評価結果に基づいて、複数の露出時間を設定させることができる。

#### 【 0 0 2 2 】

第 2 の撮像制御装置において、構成手段には、画素値を、記憶手段に記憶させることで、1 画面の画像を構成させることができる。

**【 0 0 2 3 】**

第 2 の撮像制御装置において、記憶手段には、画素値を、複数の露光時間のうちの、その画素値が得られたときの露光時間とともに記憶させることができる。

**【 0 0 2 4 】**

第 2 の撮像制御装置には、画素値を、その画素値が得られたときの露光時間に基づいて補正する補正手段をさらに設けることができる。

**【 0 0 2 5 】**

第 2 の撮像制御装置には、光電変換手段および露出制御手段をさらに設けることができる。

**【 0 0 2 6 】**

本発明の第 2 の撮像制御方法は、被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における受光面に対する複数の露出時間を設定する設定ステップと、複数の露出時間それぞれに対して光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について 1 つの画素値を選択する選択ステップと、選択手段が選択した画素値によって、1 画面の画像を構成する構成ステップとを備えることを特徴とする。

**【 0 0 2 7 】**

本発明の第 2 のプログラム記録媒体は、被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における受光面に対する複数の露出時間を設定する設定ステップと、複数の露出時間それぞれに対して光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について 1 つの画素値を選択する選択ステップと、選択手段が選択した画素値によって、1 画面の画像を構成する構成ステップとを備えるプログラムが記録されていることを特徴とする。

**【 0 0 2 8 】**

本発明の第 1 の撮像制御装置および撮像制御方法、並びにプログラム記録媒体においては、被写体からの光を受光して光電変換する光電変換手段が出力する電気信号が評価され、その評価結果に基づき、光電変換手段が光を受光する受光面

に対する露出を制御する露出制御手段における受光面に対する露出時間が、受光面よりも細かい所定の面単位で設定される。

#### 【0 0 2 9】

本発明のデータ記録媒体においては、画像を構成する画素値とともに、撮像装置により画像が撮像されたときの露出時間が、画像の画面より細かい所定の面単位で記録されている。

#### 【0 0 3 0】

本発明の第 2 の撮像制御装置および撮像制御方法、並びにプログラム記録媒体においては、被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における受光面に対する複数の露出時間が設定され、その複数の露出時間それぞれに対して光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について 1 つの画素値が選択される。そして、その選択された画素値によって、1 画面の画像が構成される。

#### 【0 0 3 1】

##### 【発明の実施の形態】

図 1 は、本発明を適用したデジタルビデオカメラの第 1 実施の形態の構成例を示している。

#### 【0 0 3 2】

レンズ 1 には、被写体からの光が入射し、レンズ 1 は、その光をシャッタ 2 を介して、CCD 3 の受光面上に集光する。

#### 【0 0 3 3】

シャッタ 2 は、コントローラ 5 により制御され、レンズ 1 からの光を、例えば、CCD 3 の受光面を構成する画素単位で反射することにより、CCD 3 の各画素に対する露出を制御する。

#### 【0 0 3 4】

即ち、図 1 では、シャッタ 2 は、例えば、半導体基板上に多数の超小型反射ミラーが形成された DMD (Digital Micromirror Device) で構成されており、各ミラーが、コントローラ 5 からの制御にしたがって回転することにより、そこに入

射する光の反射方向を、そのミラー単位で変えることができるようになっている。

#### 【0 0 3 5】

ここでは、DMDを構成する各ミラーが、CCD 3を構成する各画素に対応しており、従って、各ミラーにおける光の反射方向を変えることで、対応する画素への光の入射をオン／オフさせることができるようになっている。

#### 【0 0 3 6】

なお、DMDについては、例えば、特開平 8 - 2 1 9 7 7 号公報等に、その詳細が記載されている。

#### 【0 0 3 7】

CCD 3は、その受光面を構成する各画素において、シャッタ 2からの光を受光し、これにより、その光量に対応する電荷をチャージする。そして、CCD 3は、各画素においてチャージした電荷を、いわゆるバケツリレーすることで、対応する電圧レベルの電気信号を、A/D (Analog/Digital)変換器 4に出力する。

#### 【0 0 3 8】

A/D変換器 4は、CCD 3からの電気信号を、画素に対応するタイミングでサンプリングし、さらに量子化することで、ディジタル画像データを構成する各画素の画素値を、コントローラ 5に供給する。

#### 【0 0 3 9】

コントローラ 5は、CCD 3からA/D変換器 4を介して供給される各画素の画素値を評価する。さらに、コントローラ 5は、その評価結果に基づき、シャッタ 2による露光時間を、各画素単位で設定し、シャッタ 2を制御する。

#### 【0 0 4 0】

また、コントローラ 5は、CCD 3からA/D変換器 4を介して供給される各画素の画素値を、その画素値を得るときに設定された露出時間に基づき、必要に応じて補正し、その補正後の画素値でなる画像データを、例えば、1フレーム（または1フィールド）単位で、出力する。コントローラ 5が出力する画像データは、例えば、半導体メモリ、光磁気ディスク、磁気ディスク、光ディスク、磁気テープ、相変化ディスクなどでなる記録媒体 7に記録され、あるいは、また、例

えば、地上波、衛星回線、CATV (Cable Television) 網、インターネット、公衆回線などなる伝送媒体 8 を介して伝送される。

【0041】

メモリ 6 は、コントローラ 5 の処理上必要なデータを一時記憶する。

【0042】

次に、図 2 は、本発明を適用したデジタルビデオカメラの第 2 実施の形態の構成例を示している。なお、図中、図 1 における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。

【0043】

即ち、図 2 のデジタルビデオカメラは、基本的には、図 1 のデジタルビデオカメラと同様に構成されている。但し、図 2 においては、シャッタ 2 が、液晶パネルで構成されている。

【0044】

液晶パネルで構成されるシャッタ 2 は、コントローラ 5 により制御され、レンズ 1 からの光を、例えば、CCD 3 の受光面を構成する画素単位で透過させることにより、CCD 3 の各画素に対する露出を制御する。

【0045】

即ち、図 2 では、シャッタ 2 としての液晶パネルを構成する液晶分子の方向が、コントローラ 5 の制御にしたがって、画素に相当する単位で変化することにより、その単位における光の透過が制限され、これにより、CCD 3 の、対応する画素への光の入射をオン／オフさせることができるようになっている。

【0046】

次に、図 3 は、図 1 および図 2 のコントローラ 5 の構成例を示している。

【0047】

コントローラ 5 は、画像評価部 11 およびシャッタ制御部 12 で構成されている。

【0048】

CCD 3 から A/D 変換器 4 を介してコントローラ 5 に供給される画素値は、画像評価部 11 で受信される。画像評価部 11 は、そこに供給される画素値に必



要な処理を施し、1フレームの画像データを構成して出力する。さらに、画像評価部11は、そこに供給される画素値を評価して、その評価結果に基づいて、シャッタ2による露出時間を、画素単位で設定する。

#### 【0049】

シャッタ制御部12は、画像評価部11において設定された、画素ごとの露出時間にしたがって、シャッタ2を制御する。

#### 【0050】

次に、図4は、図3の画像評価部11の構成例を示している。

#### 【0051】

CCD3からA/D変換器4を介してコントローラ5に供給される画素値は、バッファ21で受信され、バッファ21は、その画素値を一時記憶する。

#### 【0052】

画素値補正部22は、バッファ21に記憶された画素値を読み出すとともに、その画素値を得たときの画素に対する露出時間を、メモリ25から読み出し、それらを対応付けて、メモリ6に供給して記憶させる。さらに画素値補正部22は、メモリ6に、例えば、1フレーム分の画素値と露出時間との組が記憶されると、その画素値と露出時間との組を読み出し、画素値を、露出時間に基づいて補正し、その補正後の画素値で構成される1フレームの画像データを出力する。

#### 【0053】

評価部23は、バッファ21に記憶された画素値を評価し、その評価結果を、シャッタスピード決定部24に供給する。シャッタスピード決定部24は、評価部23からの評価結果に基づき、バッファ21に記憶された画素値の画素に対する露出時間を設定する。

#### 【0054】

即ち、評価部23は、バッファ21に記憶された画素値を評価することで、画素値が、所定の上限值以上または下限値以下であるかどうかや、被写体の動き量等の評価結果を得て、その評価結果を、シャッタスピード決定部24に供給する。シャッタスピード決定部24は、例えば、画素値が、所定の上限值以上の値であり、白つぶれの状態になっているときは、対応する画素についての露出時間を

短く設定する。また、画像評価部 1 1 は、例えば、画素値が、所定の下限值以下の値であり、黒つぶれの状態になっているときは、対応する画素についての露出時間を長く設定する。さらに、画像評価部 1 1 は、例えば、被写体の動き量が大であり、動きぶれが生じているときには、対応する画素についての露出時間を短く設定する。また、画像評価部 1 1 は、例えば、被写体の動き量が小であり（なく）、動きぶれがないときは、対応する画素についての露出時間を、現状の値のままとする。

#### 【 0 0 5 5 】

そして、シャッタースピード決定部 2 4 は、画素について設定した露出時間を、メモリ 2 5 に供給する。

#### 【 0 0 5 6 】

メモリ 2 5 は、シャッタースピード決定部 2 4 からの、画素についての露出時間を、対応する位置のアドレスに記憶（上書き）する。メモリ 2 5 に記憶された各画素についての露出時間は、シャッタ制御部 1 2 に供給されるようになっており、シャッタ制御部 1 2 は、この各画素ごとの露出時間にしたがって、シャッタ 2 を制御する。これにより、シャッタ 2 を介しての、CCD 3 への光の入射時間が、画素ごとに制御される。

#### 【 0 0 5 7 】

ここで、以下、適宜、露出時間を、シャッタースピードともいう。なお、露出時間が長いということは、シャッタースピードが遅いことに相当し、露出時間が短いということは、シャッタースピードが速いことに相当する。

#### 【 0 0 5 8 】

次に、図 5 のフローチャートを参照して、図 3（図 1 および図 2）のデジタルビデオカメラの動作について説明する。

#### 【 0 0 5 9 】

まず最初に、ステップ S 1 において、コントローラ 5（図 4）のシャッタースピード決定部 2 4 は、各画素に対して、デフォルトのシャッタースピードを設定し、メモリ 2 5 に送信して、対応するアドレスに記憶させる。

#### 【 0 0 6 0 】

シャッタ制御部 12 は、メモリ 25 に記憶された画素ごとのシャッタスピードにしたがって、シャッタ 2 を制御し、これにより、シャッタ 2 を介しての、CCD 3 への光の入射時間が、画素ごとに制御されながら、CCD 3 の各画素に電荷がチャージされる。

#### 【0061】

そして、1 フレームを構成する画素値の読み出し開始タイミングとなると、ステップ S 2 において、CCD 3 からその読み出しが開始される。CCD 3 から読み出された画素値は、A/D 変換器 4 を介して、コントローラ 5 (図 4) のバッファ 21 に供給されて記憶される。

#### 【0062】

バッファ 21 に記憶された画素値は、ステップ S 3 において、画素値補正部 22 によって読み出される。さらに、ステップ S 3 では、画素値補正部 22 は、バッファ 21 から読み出した画素値の画素 (以下、適宜、注目画素という) に対応する、メモリ 25 のアドレスに記憶されたシャッタスピード、即ち、注目画素の画素値を得るのに用いたシャッタスピードを読み出し、注目画素の画素値と対応付けて、メモリ 6 に供給して記憶させる。

#### 【0063】

そして、ステップ S 4 に進み、評価部 23 は、バッファ 21 に記憶された注目画素の画素値を評価し、その評価結果を、シャッタスピード決定部 24 に供給する。シャッタスピード決定部 24 は、ステップ S 5 において、評価部 23 からの評価結果に基づき、注目画素のシャッタスピードを、上述したような適正な値に設定し直す。さらに、シャッタスピード決定部 24 は、その設定し直したシャッタスピードを、メモリ 25 に供給し、注目画素に対応するアドレスに記憶させる (上書きする)。

#### 【0064】

その後、ステップ S 6 に進み、CCD 3 からの、1 フレームを構成するすべての画素値の読み出しが終了したかどうか判定され、まだ、終了していないと判定された場合、ステップ S 7 に進み、次の画素の画素値が、CCD 3 から取得され、ステップ S 3 に戻る。そして、その画素値の画素を、新たに注目画素として

、ステップ S 3 以降の処理が繰り返される。

#### 【0065】

一方、ステップ S 6 において、1 フレームを構成するすべての画素値の読み出しが終了したと判定された場合、即ち、メモリ 6 に、1 フレームを構成するすべての画素の画素値と、それらに対応付けられたシャッタスピードが記憶された場合、ステップ S 8 に進み、画素値補正部 22 (図 4) は、メモリ 6 から各画素値を読み出し、各画素値を、その画素値に対応付けられたシャッタスピードに基づいて補正し、その補正後の画素値で構成される 1 フレームの画像データを出力する。

#### 【0066】

即ち、ここでは、1 フレームを構成する各画素値は、同一のシャッタスピードで得られたものでないから、そのような画素値をそのまま用いて、1 フレームの画像を構成すると、明るさが疎らな画像となる。そこで、画素値補正部 22 は、シャッタスピードに基づいて、各画素値を補正し、これにより、明るさの統一感がある、すべての画素が同一のシャッタスピードで撮影されたような画像を構成するようになっている。

#### 【0067】

具体的には、例えば、いま、説明を簡単にするために、シャッタスピードの逆数(露出時間に相当する)と画素値とが比例関係にあるものとする、画素値補正部 22 は、例えば、メモリ 6 に記憶されたシャッタスピードのうち、最も速いシャッタスピード(以下、最速シャッタスピードという)  $1/S_{BASE}$  [秒] を基準として、最速シャッタスピード以外のシャッタスピード  $1/S$  [秒] が対応付けられている画素値を、 $S/S_{BASE}$  倍に補正する。

#### 【0068】

従って、A/D 変換器 4 が出力する画素値が、M ビットであるとする、画素値補正部 22 が出力する補正後の画像を構成する画素値は、M ビットを越えるビット数となる場合がある。

#### 【0069】

その結果、画素値補正部 22 からは、被写体がコントラストの強いものであつ

ても、そのコントラストが十分に表現された画像が出力されることになる。

#### 【 0 0 7 0 】

なお、ここでは、最速シャッタスピードを基準とするようにしたが、基準とするシャッタスピードは、任意の値とすることができる。即ち、基準とするシャッタスピードは、メモリ 6 に記憶された最速シャッタスピード以外のシャッタスピードであっても良いし、メモリ 6 に記憶されていないシャッタスピードであっても良い。

#### 【 0 0 7 1 】

ステップ S 8 において、以上のように、補正された画素値でなる画像データが出力されると、ステップ S 9 に進み、ステップ S 4 乃至 S 7 の処理が繰り返されることにより、メモリ 2 5 に記憶された各画素ごとのシャッタスピードが、シャッタ制御部 1 2 に送信され、ステップ S 2 に戻り、以下、次のフレームについて、同様の処理が繰り返される。従って、次のフレームについては、メモリ 2 5 に記憶された各画素ごとのシャッタスピードで画像の撮影が行われる。

#### 【 0 0 7 2 】

以上のように、CCD 3 が出力する画素値を評価し、その評価結果に基づき、シャッタ 2 による、CCD 3 の受光面に対するシャッタスピードを、画素単位で設定して、被写体の撮像を行うようにしたので、コントラストの強い被写体であっても、そのディテールを損なわない画像を得ることができる。

#### 【 0 0 7 3 】

また、一般に、CCD のダイナミックレンジは、それほど広くはないが、上述のように、画素ごとにシャッタスピードを制御することで、CCD のダイナミックレンジを広げた場合と同様の効果を得ることができる。

#### 【 0 0 7 4 】

なお、上述の場合においては、メモリ 6 に記憶された各画素値を、その画素値に対応付けられたシャッタスピードに基づいて補正して出力するようにしたが、メモリ 6 に記憶された各画素値は、そのまま、その画素値に対応付けられたシャッタスピードとともに出力し、記録媒体 7 に記録、または伝送媒体 8 を介して伝送することが可能である。

## 【0075】

次に、図6は、本発明を適用したデジタルビデオカメラの第3実施の形態の構成例を示している。なお、図中、図1または図2における場合と対応する部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。即ち、図6のデジタルビデオカメラは、メモリコントローラ31およびメモリ32<sub>1</sub>, 32<sub>2</sub>, ..., 32<sub>N</sub>が新たに設けられるとともに、コントローラ5に替えて、コントローラ33が設けられている他は、図1または図2における場合と同様に構成されている。

## 【0076】

但し、図6の実施の形態において、シャッタ2は、図1における場合と同様に、DMDで構成しているが、図6では、シャッタ2は、CCD3への光の入射を、CCD3を構成する画素すべてについて同一にオン／オフさせることができるものであれば良く、従って、DMD等で構成する必要はない。

## 【0077】

メモリコントローラ31は、コントローラ33からの制御にしたがって、CCD3からA/D変換器4を介して供給される画素値を、フレームメモリ32<sub>1</sub>乃至32<sub>N</sub>のうちのいずれかに供給して記憶させる。

## 【0078】

メモリ32<sub>1</sub>乃至32<sub>N</sub>は、メモリコントローラ31から供給される画素値を記憶するようになっている。

## 【0079】

コントローラ33は、シャッタ2におけるシャッタスピードを複数設定し、その複数のシャッタスピードそれぞれで、被写体からの光が、CCD3に入射するように、シャッタ2を制御する。従って、この場合、CCD3においては、コントローラ33において設定される複数のシャッタスピードそれぞれに対して、1フレームを構成する画素値が出力される。即ち、CCD3には、フレーム周期内で、コントローラ33が設定した複数のシャッタスピードそれぞれによる光が入射し、これにより、CCD3では、各フレームについて、複数のシャッタスピードそれぞれに対応する複数の画像の画素値が出力される。

**【0080】**

さらに、コントローラ33は、上述のようにして、複数のシャッタスピードそれぞれに対応する複数の画像を構成する画素が、各シャッタスピードごとに同一のメモリ32<sub>n</sub> ( $n=1, 2, \dots, N$ ) に記憶されるように、コントローラ31を制御する。即ち、例えば、いま、コントローラ33において、N個のシャッタスピードが設定されるとして、n番目に速いシャッタスピードを、第nシャッタスピードというものとする、コントローラ33は、CCD3からA/D変換器4を介して出力される第nシャッタスピードに対応する画像の画素値が、メモリ32<sub>n</sub>に記憶されるように、メモリコントローラ31を制御する。

**【0081】**

また、コントローラ33は、メモリ32<sub>1</sub>乃至32<sub>N</sub>それぞれに記憶された複数のシャッタスピードに対応する画像を構成する同一位置の画素の複数の画素値から、その位置の画素について1つの画素値を選択し、その選択した画素値によって、1フレームの画像を構成する。

**【0082】**

さらに、コントローラ33は、コントローラ5と同様に、上述したようにして構成した1フレームの画像を構成する画素値を、その画素値を得たときのシャッタスピードに基づき、必要に応じて補正し、その補正後の画素値でなる画像データを、例えば、1フレーム単位で、出力する。

**【0083】**

なお、以下においては、コントローラ33において、複数としてのN (Nは2以上の整数値) 個のシャッタスピードが設定されるものとする。

**【0084】**

次に、図7は、図6のコントローラ33の構成例を示している。なお、図中、図4のコントローラ5と同様に構成される部分については、同一の符号を付してあり、以下では、その説明は、適宜省略する。

**【0085】**

読み出し部41は、制御部42の制御にしたがって、メモリ32<sub>1</sub>乃至32<sub>N</sub>のうちのいずれかから、注目している画素の画素値を読み出し、バッファ21に供

給する。

#### 【 0 0 8 6 】

制御部 4 2 は、評価部 2 3 による、バッファ 2 1 に記憶された画素値の評価結果、さらには、メモリ 4 4 に記憶された N 個のシャッタスピードを必要に応じて参照しながら、画素値補正部 2 2、読み出し部 4 1、および基準パラメータ決定部 4 3 を制御する。

#### 【 0 0 8 7 】

基準パラメータ決定部 4 3 は、制御部 4 2 からの制御に基づき、N 個のシャッタスピードを決める際の基準となる基準パラメータを決定する。

#### 【 0 0 8 8 】

即ち、基準パラメータ決定部 4 3 は、例えば、基準となる 1 つのシャッタスピードと、そのシャッタスピードを基準として、残りの N - 1 個のシャッタスピードを決めるためのパラメータを、基準パラメータとして決定する。

#### 【 0 0 8 9 】

ここで、基準となるシャッタスピードの他の N - 1 個のシャッタスピードを決めるためのパラメータとしては、例えば、次のようなものがある。即ち、デジタルビデオカメラにおいては、一般に、使用することのできる複数のシャッタスピードが、あらかじめ設定されている。従って、あるシャッタスピードを基準とした場合には、それより 1 段階速いシャッタスピードや、1 段階遅いシャッタスピードは、一意に決まる。従って、そのような段階数を、基準パラメータとして用いることができる。

#### 【 0 0 9 0 】

基準パラメータ決定部 4 3 は、基準パラメータを決定すると、その基準パラメータに基づいて、N 個のシャッタスピードを設定する。即ち、基準パラメータは決定部 4 3 は、例えば、基準パラメータとして決定されたシャッタスピードを、N 個のシャッタスピードのうちの最速値である第 1 シャッタスピードとし、以下、基準パラメータとして決定された段階数ごとに遅いシャッタスピードを、順次、第 2 シャッタスピード、第 3 シャッタスピード、・・・、第 N シャッタスピードに設定する。



**【0091】**

従って、例えば、いま、デジタルビデオカメラに、あらかじめ設定されている複数のシャッタスピードを、その速い順に、 $S_1, S_2, \dots, S_M$ と表すと（但し、 $M$ は、 $N$ より大きい整数値）、基準のシャッタスピードが $S_k$ （ $k$ は、1以上 $M$ 以下の整数値）で、段階数が1である基準パラメータについては、 $S_k, S_{k-1}, \dots, S_{k-N+1}$ の $N$ 個のシャッタスピードが設定される。また、例えば、基準のシャッタスピードが $S_k$ で、段階数が2である基準パラメータについては、 $S_k, S_{k-2}, S_{k-4}, \dots, S_{k-2(N-1)}$ の $N$ 個のシャッタスピードが設定される。

**【0092】**

なお、基準パラメータ決定部43において、基準パラメータに基づいて、 $N$ 個のシャッタスピードを設定する際には、その $N$ 個のシャッタスピードの隣接するものどうしの段階数を線形または非線形に変化させることも可能である。即ち、基準パラメータ決定部43においては、例えば、 $S_k, S_{k-1}, S_{k-3}, S_{k-6}, S_{k-10}, \dots$ といったように、 $N$ 個のシャッタスピードを設定することが可能である。

**【0093】**

メモリ44は、基準パラメータ決定部43において設定される $N$ 個のシャッタスピードを記憶（上書き）する。

**【0094】**

メモリ44に記憶された $N$ 個のシャッタスピードは、シャッタ制御部12、メモリコントローラ31（図6）、制御部42に供給されるようになっている。これにより、シャッタ制御部12は、その $N$ 個のシャッタスピードそれぞれで、被写体からの光が、CCD3に入射するように、シャッタ2を制御し、また、メモリコントローラ31は、 $N$ 個のシャッタスピードそれぞれについて得られる、A/D変換器4からの画素値を、各シャッタスピードごとに、メモリ32<sub>1</sub>乃至32<sub>N</sub>のうちの対応するものに記憶させる。

**【0095】**

次に、図8のフローチャートを参照して、図6のデジタルビデオカメラの動

作について説明する。

#### 【0096】

まず最初に、ステップS21において、コントローラ33（図7）の基準パラメータ決定部43は、デフォルトの基準パラメータに基づいて、N個のシャッタースピードを設定し、メモリ44に送信して記憶させる。

#### 【0097】

シャッタ制御部12は、メモリ44に記憶されたN個のシャッタースピードそれぞれにしたがって、シャッタ2を制御し、即ち、フレーム周期内において、時分割で、N個のシャッタースピードそれぞれにしたがって、シャッタ2を制御し、これにより、CCD3からは、N個のシャッタースピードそれぞれに対応する画像を構成する画素値が、時分割で出力される。

#### 【0098】

CCD3が時分割で出力する、N個のシャッタースピードそれぞれに対応する画像を構成する画素値は、メモリコントローラ31に供給される。

#### 【0099】

メモリコントローラ31は、メモリ44を参照することで、N個のシャッタースピードそれぞれを認識し、そのN個のシャッタースピードのうちの、第1シャッタースピード（1番速いシャッタースピード）に対応する画像を構成する画素値を、メモリ32<sub>1</sub>に供給して、その画素値の画素に対応するアドレスに記憶させる。同様に、メモリコントローラ32は、第2シャッタースピード乃至第Nシャッタースピードに対応する画像を構成する画素値も、メモリ32<sub>2</sub>乃至32<sub>N</sub>にそれぞれ供給して記憶させる。

#### 【0100】

これにより、メモリ32<sub>1</sub>乃至32<sub>N</sub>それぞれには、同一内容の画像を構成する画素について、異なるシャッタースピードで得られた画素値が記憶される。

#### 【0101】

その後、ステップS22に進み、制御部42は、例えば、ラスタスキャン順で、画像を構成する画素を注目画素とし、読み出し部41を制御することにより、メモリ32<sub>1</sub>乃至32<sub>N</sub>のうちの、デフォルトに設定されているメモリ（デフォル

トメモリ)を対象として、そこに記憶されている注目画素の画素値を読み出させる。

#### 【0102】

なお、デフォルトメモリとするメモリは、特に限定されるものではなく、メモリ $32_1$ 乃至 $32_N$ のうちの、例えば、メモリ $32_{N/2}$ または $32_{(N-1)/2}$ 等の任意のメモリを、デフォルトメモリとすることが可能である。

#### 【0103】

ここで、メモリ $32_1$ 乃至 $32_N$ のうち、読み出し部41が画素値を読み出す対象としているものを、以下、適宜、注目メモリという。

#### 【0104】

読み出し部41は、制御部42の制御にしたがって、注目メモリから、注目画素の画素値を読み出すと、その画素値をバッファ21に供給して記憶させ、ステップS23に進む。

#### 【0105】

ステップS23では、評価部23は、バッファ21に記憶された注目画素の画素値を評価し、その評価結果を、制御部42に出力して、ステップS24に進む。

#### 【0106】

ステップS24では、制御部42は、評価部23からの評価結果に基づき、注目画素の画素値が、白つぶれの状態であるかどうかを判定する。ステップS24において、注目画素の画素値が、白つぶれの状態であると判定された場合、即ち、注目メモリから読み出した画素値を得るときに用いたシャッタスピードが遅すぎる場合（露出時間が長すぎる場合）、ステップS25に進み、制御部42は、注目メモリが、最も速いシャッタスピード（第1シャッタスピード）に対応する画像の画素値が記憶されているもの（以下、適宜、最速メモリという）（本実施の形態では、メモリ $32_1$ ）であるかどうかを判定する。

#### 【0107】

ステップS25において、注目メモリが最速メモリでないと判定された場合、ステップS26に進み、制御部42は、読み出し部41を制御することにより、

注目メモリを、次に速いシャッタスピードに対応する画像の画素値が記憶されているものに変更させる。即ち、本実施の形態では、注目メモリが、メモリ  $32_n$  であるとする、制御部 42 は、注目メモリを、メモリ  $32_n$  から、メモリ  $32_{n-1}$  に変更させる。そして、制御部 42 は、変更後の注目メモリから、注目画素の画素値を読み出すように、読み出し部 41 を制御して、ステップ S 23 に戻り、以下、同様の処理が繰り返される。

#### 【0108】

また、ステップ S 25 において、注目メモリが最速メモリであると判定された場合、即ち、いま設定されている N 個のシャッタスピードのうち、最も速いシャッタスピードを用いて得た画素値であっても、白つぶれの状態となっており、従って、白つぶれの状態を回避するには、シャッタスピードをより高速化する必要がある場合、ステップ S 27 に進み、制御部 42 は、N 個のシャッタスピードの全体または一部（例えば、N 個のシャッタスピードのうちの早いものの幾つか）をより高速化する要求を、基準パラメータ決定部 43 に供給し、ステップ S 28 に進む。

#### 【0109】

一方、ステップ S 24 において、注目画素の画素値が、白つぶれの状態でないと判定された場合、ステップ S 29 に進み、制御部 42 は、評価部 23 からの評価結果に基づき、注目画素の画素値が、黒つぶれの状態であるかどうかを判定する。ステップ S 29 において、注目画素の画素値が、黒つぶれの状態であると判定された場合、即ち、注目メモリから読み出した画素値を得るときに用いたシャッタスピードが速すぎる場合（露出時間が短すぎる場合）、ステップ S 30 に進み、制御部 42 は、注目メモリが、最も遅いシャッタスピード（本実施の形態では、第 N シャッタスピード）に対応する画像の画素値が記憶されているもの（以下、適宜、最遅メモリという）（本実施の形態では、メモリ  $32_N$ ）であるかどうかを判定する。

#### 【0110】

ステップ S 30 において、注目メモリが最遅メモリでないと判定された場合、ステップ S 31 に進み、制御部 42 は、読み出し部 41 を制御することにより、

注目メモリを、次に遅いシャッタスピードに対応する画像の画素値が記憶されているものに変更させる。即ち、本実施の形態では、注目メモリが、メモリ  $32_n$  であるとする、制御部 42 は、注目メモリを、メモリ  $32_n$  から、メモリ  $32_{n+1}$  に変更させる。そして、制御部 42 は、変更後の注目メモリから、注目画素の画素値を読み出すように、読み出し部 41 を制御し、ステップ S 23 に戻り、以下、同様の処理が繰り返される。

#### 【0111】

また、ステップ S 30 において、注目メモリが最遅メモリであると判定された場合、即ち、いま設定されている N 個のシャッタスピードのうち、最も遅いシャッタスピードを用いて得た画素値であっても、黒つぶれの状態となっており、従って、黒つぶれの状態を回避するには、シャッタスピードをより低速化する必要がある場合、ステップ S 32 に進み、制御部 42 は、N 個のシャッタスピードの全体または一部（例えば、N 個のシャッタスピードのうちの遅いものの幾つか）をより低速化する要求を、基準パラメータ決定部 43 に供給し、ステップ S 28 に進む。

#### 【0112】

一方、ステップ S 29 において、注目画素の画素値が、黒つぶれの状態でないと判定された場合、即ち、注目画素の画素値が、白つぶれおよび黒つぶれのいずれの状態でもない場合、ステップ S 28 に進み、バッファ 21 に記憶されている注目画素の画素値が、画素値補正部 22 に供給される。また、ステップ S 28 では、制御部 42 は、バッファ 21 に記憶されている画素値を得たときのシャッタスピードを、メモリ 44 を参照することで認識し、そのシャッタスピードを、画素値補正部 22 に供給する。さらに、ステップ S 28 では、画素値補正部 22 は、バッファ 21 からの注目画素の画素値と、制御部 42 からの、その画素値を得るのに用いたシャッタスピードとを対応付けて、メモリ 6 に供給して記憶させる。

#### 【0113】

従って、ステップ S 28 では、原則として、注目画素について、メモリ  $32_1$  乃至  $32_N$  に記憶されている複数の画素値のうち、白つぶれおよび黒つぶれのい

ずれの状態になっていないものが選択されて、メモリ 6 に記憶されることになる。

#### 【0114】

但し、注目画素について、メモリ 3 2<sub>1</sub>乃至 3 2<sub>N</sub>に記憶されている複数の画素値のうち、白つぶれまたは黒つぶれの状態になっていないものが存在しない場合には、白つぶれまたは黒つぶれの状態の程度が最も低い画素値が選択され、メモリ 6 に記憶されるとともに、その白つぶれまたは黒つぶれの状態を解消するために、シャッタースピードの変更が、制御部 4 2 から基準パラメータ決定部 4 3 に対して要求される。

#### 【0115】

メモリ 6 に、注目画素の画素値とシャッタースピードを記憶させた後は、ステップ S 3 3 に進み、1 フレームの画像を構成する画素値すべてを、メモリ 6 に書き込んだかどうか判定される。ステップ S 3 3 において、1 フレームの画像を構成する画素値すべてを、まだ、メモリ 6 に書き込んでいないと判定された場合、ステップ S 3 4 に進み、ラスタスキャン順で、いま注目画素となっている次の画素が、新たに注目画素とされ、読み出し部 4 1 において、その注目画素の画素値が、注目メモリから読み出される。そして、ステップ S 2 3 に戻り、以下、同様の処理が繰り返される。

#### 【0116】

また、ステップ S 3 3 において、1 フレームを構成する画素値すべてを、メモリ 6 に書き込んだと判定された場合、即ち、メモリ 6 に、1 フレームを構成するすべての画素の画素値と、それらに対応付けられたシャッタースピードが記憶された場合、ステップ S 3 5 に進み、画素値補正部 2 2 は、図 5 のステップ S 8 における場合と同様に、メモリ 6 から各画素値を読み出し、各画素値を、その画素値に対応付けられたシャッタースピードに基づいて補正し、その補正後の画素値で構成される 1 フレームの画像データを出力する。

#### 【0117】

そして、ステップ S 3 6 に進み、基準パラメータ決定部 4 3 は、ステップ S 2 7 または S 3 2 において、シャッタースピードの高速化または低速化の要求があっ

た場合には、その要求にしたがったシャッタスピードが設定されるように、基準パラメータを決定し直す。さらに、基準パラメータ決定部 43 は、その決定し直した基準パラメータに基づいて、N 個のシャッタスピードを設定し直し、ステップ S 37 に進む。

#### 【0118】

なお、シャッタスピードの高速化または低速化の要求がなかった場合には、基準パラメータ決定部 43 は、前回決定した基準パラメータをそのまま用いて、前回と同一の N 個のシャッタスピードを設定する。

#### 【0119】

ステップ S 37 では、基準パラメータ決定部 43 は、ステップ S 36 で設定した N 個のシャッタスピードを、メモリ 44 に供給して記憶させ、ステップ S 22 に戻り、以下、次のフレームについて、同様の処理が繰り返される。

#### 【0120】

以上のように、複数のシャッタスピードを設定し、その複数のシャッタスピードそれぞれに対応する画像を得て、白つぶれおよび黒つぶれのいずれの状態になっていない画素値を選択することにより、各フレームの画像を構成するようにしたので、コントラストの強い被写体であっても、そのディテールを損なわない画像を得ることができる。そして、この場合も、図 1 乃至図 3 における場合と同様に、CCD のダイナミックレンジを広げた場合と同様の効果を得ることができる。

#### 【0121】

なお、図 6 の実施の形態においても、メモリ 6 に記憶された各画素値は、そのまま、その画素値に対応付けられたシャッタスピードとともに出力し、記録媒体 7 に記録、または伝送媒体 8 を介して伝送することが可能である。

#### 【0122】

次に、上述した一連の処理は、ハードウェアにより行うこともできるし、ソフトウェアにより行うこともできる。一連の処理をソフトウェアによって行う場合には、そのソフトウェアを構成するプログラムが、汎用のコンピュータ等にインストールされる。

#### 【0123】

そこで、図 9 は、上述した一連の処理を実行するプログラムがインストールされるコンピュータの一実施の形態の構成例を示している。

#### 【0 1 2 4】

プログラムは、コンピュータに内蔵されている記録媒体としてのハードディスク 1 0 5 や ROM 1 0 3 に予め記録しておくことができる。

#### 【0 1 2 5】

あるいはまた、プログラムは、フロッピーディスク、CD-ROM(Compact Disc Read Only Memory)、MO(Magneto optical)ディスク、DVD(Digital Versatile Disc)、磁気ディスク、半導体メモリなどのリムーバブル記録媒体 1 1 1 に、一時的あるいは永続的に格納（記録）しておくことができる。このようなリムーバブル記録媒体 1 1 1 は、いわゆるパッケージソフトウェアとして提供することができる。

#### 【0 1 2 6】

なお、プログラムは、上述したようなリムーバブル記録媒体 1 1 1 からコンピュータにインストールする他、ダウンロードサイトから、デジタル衛星放送用の人工衛星を介して、コンピュータに無線で転送したり、LAN(Local Area Network)、インターネットといったネットワークを介して、コンピュータに有線で転送し、コンピュータでは、そのようにして転送されてくるプログラムを、通信部 1 0 8 で受信し、内蔵するハードディスク 1 0 5 にインストールすることができる。

#### 【0 1 2 7】

コンピュータは、CPU(Central Processing Unit) 1 0 2 を内蔵している。CPU 1 0 2 には、バス 1 0 1 を介して、入出力インタフェース 1 1 0 が接続されており、CPU 1 0 2 は、入出力インタフェース 1 1 0 を介して、ユーザによって、キーボードや、マウス、マイク等で構成される入力部 1 0 7 が操作等されることにより指令が入力されると、それにしたがって、ROM(Read Only Memory) 1 0 3 に格納されているプログラムを実行する。あるいは、また、CPU 1 0 2 は、ハードディスク 1 0 5 に格納されているプログラム、衛星若しくはネットワークから転送され、通信部 1 0 8 で受信されてハードディスク 1 0 5 にインストールされた



プログラム、またはドライブ 1 0 9 に装着されたりムーバブル記録媒体 1 1 1 から読み出されてハードディスク 1 0 5 にインストールされたプログラムを、RAM(Random Access Memory) 1 0 4 にロードして実行する。これにより、CPU 1 0 2 は、上述したフローチャートにしたがった処理、あるいは上述したブロック図の構成により行われる処理を行う。そして、CPU 1 0 2 は、その処理結果を、必要に応じて、例えば、入出力インタフェース 1 1 0 を介して、LCD(Liquid Crystal Display)やスピーカ等で構成される出力部 1 0 6 から出力、あるいは、通信部 1 0 8 から送信、さらには、ハードディスク 1 0 5 に記録等させる。

#### 【0 1 2 8】

ここで、本明細書において、コンピュータに各種の処理を行わせるためのプログラムを記述する処理ステップは、必ずしもフローチャートとして記載された順序に沿って時系列に処理する必要はなく、並列的あるいは個別に実行される処理（例えば、並列処理あるいはオブジェクトによる処理）も含むものである。

#### 【0 1 2 9】

また、プログラムは、1 のコンピュータにより処理されるものであっても良いし、複数のコンピュータによって分散処理されるものであっても良い。さらに、プログラムは、遠方のコンピュータに転送されて実行されるものであっても良い。

#### 【0 1 3 0】

なお、図 1 乃至図 3 の実施の形態では、シャッタ 2 として、CCD 3 の各画素ごとに、露出を制御することができるものを用いるようにしたが、シャッタ 2 としては、その他、例えば、CCD 3 の 2 画素等の複数画素ごとに、露出を制御することができるものを用いるようにすることが可能である。

#### 【0 1 3 1】

また、本発明は、動画および静止画のいずれにも適用可能である。

#### 【0 1 3 2】

#### 【発明の効果】

本発明の第 1 の撮像制御装置および撮像制御方法、並びにプログラム記録媒体によれば、被写体からの光を受光して光電変換する光電変換手段が出力する電気

信号が評価され、その評価結果に基づき、光電変換手段が光を受光する受光面に対する露出を制御する露出制御手段における受光面に対する露出時間が、受光面よりも細かい所定の面単位で設定される。従って、コントラストの強い被写体についても、そのディテールを損なわない画像を得ることが可能となる。

#### 【0 1 3 3】

本発明のデータ記録媒体によれば、画像を構成する画素値とともに、撮像装置により画像が撮像されたときの露出時間が、画像の画面より細かい所定の面単位で記録されている。従って、画素値を、露出時間に基づいて補正することにより、全体について一定の露出が用いられた画像を得ることが可能となる。

#### 【0 1 3 4】

本発明の第 2 の撮像制御装置および撮像制御方法、並びにプログラム記録媒体によれば、被写体からの光を受光して光電変換する光電変換手段の受光面に対する露出を制御する露出制御手段における受光面に対する複数の露出時間が設定され、その複数の露出時間それぞれに対して光電変換手段が出力する電気信号としての複数の画像を構成する各位置の画素の複数の画素値から、各位置の画素について 1 つの画素値が選択される。そして、その選択された画素値によって、1 画面の画像が構成される。従って、コントラストの強い被写体についても、そのディテールを損なわない画像を得ることが可能となる。

#### 【図面の簡単な説明】

##### 【図 1】

本発明を適用したデジタルビデオカメラの第 1 実施の形態の構成例を示す図である。

##### 【図 2】

本発明を適用したデジタルビデオカメラの第 2 実施の形態の構成例を示すブロック図である。

##### 【図 3】

図 1 および図 2 のコントローラ 5 の構成例を示すブロック図である。

##### 【図 4】

図 3 の画像評価部 1 1 の構成例を示すブロック図である。

**【図 5】**

図 3（図 1 および図 2）のデジタルビデオカメラの動作を説明するためのフローチャートである。

**【図 6】**

本発明を適用したデジタルビデオカメラの第 3 実施の形態の構成例を示すブロック図である。

**【図 7】**

図 6 のコントローラ 3 3 の構成例を示すブロック図である。

**【図 8】**

図 6 のデジタルビデオカメラの動作を説明するための風呂チャートである。

**【図 9】**

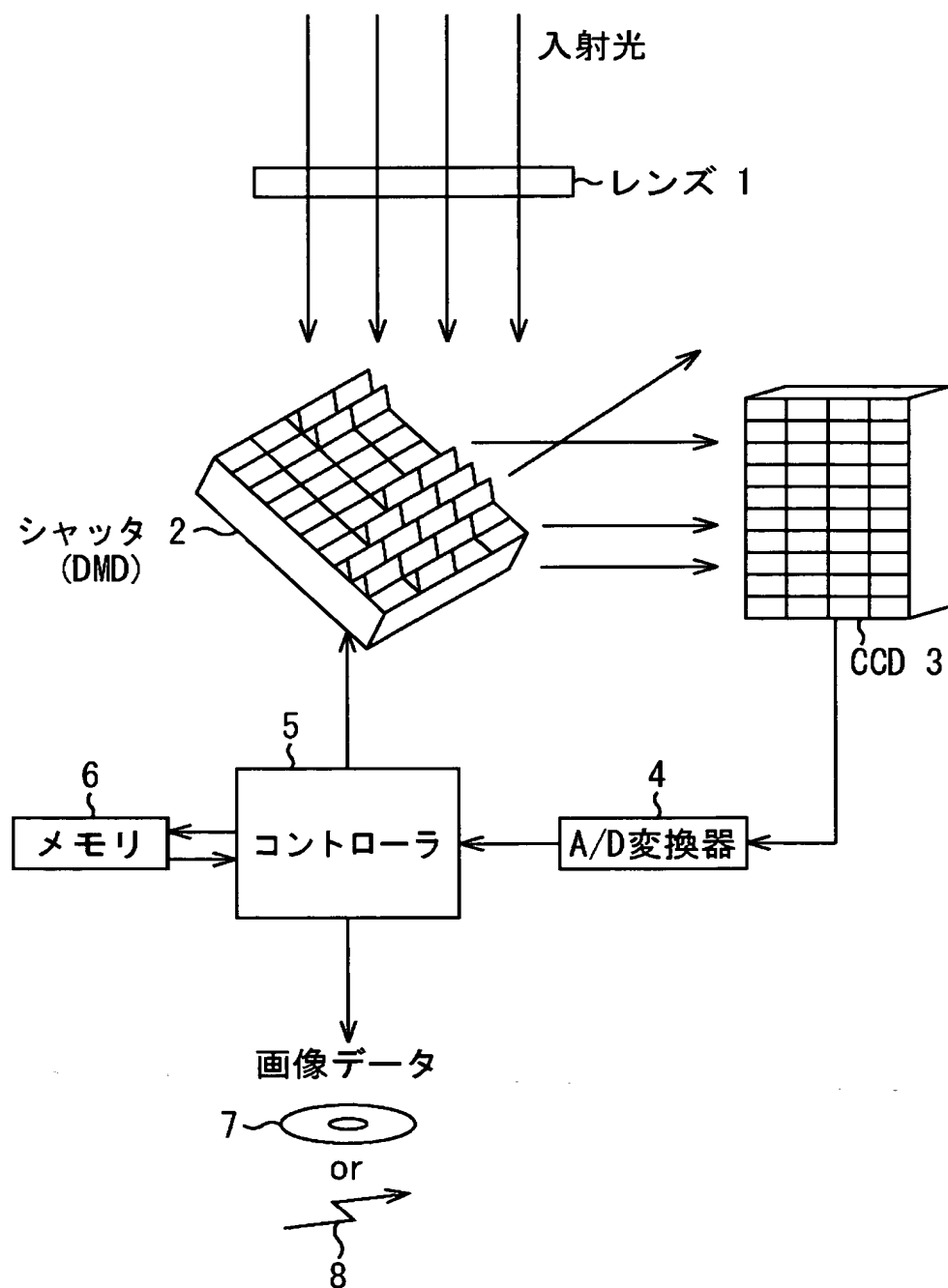
本発明を適用したコンピュータの一実施の形態の構成例を示すブロック図である。

**【符号の説明】**

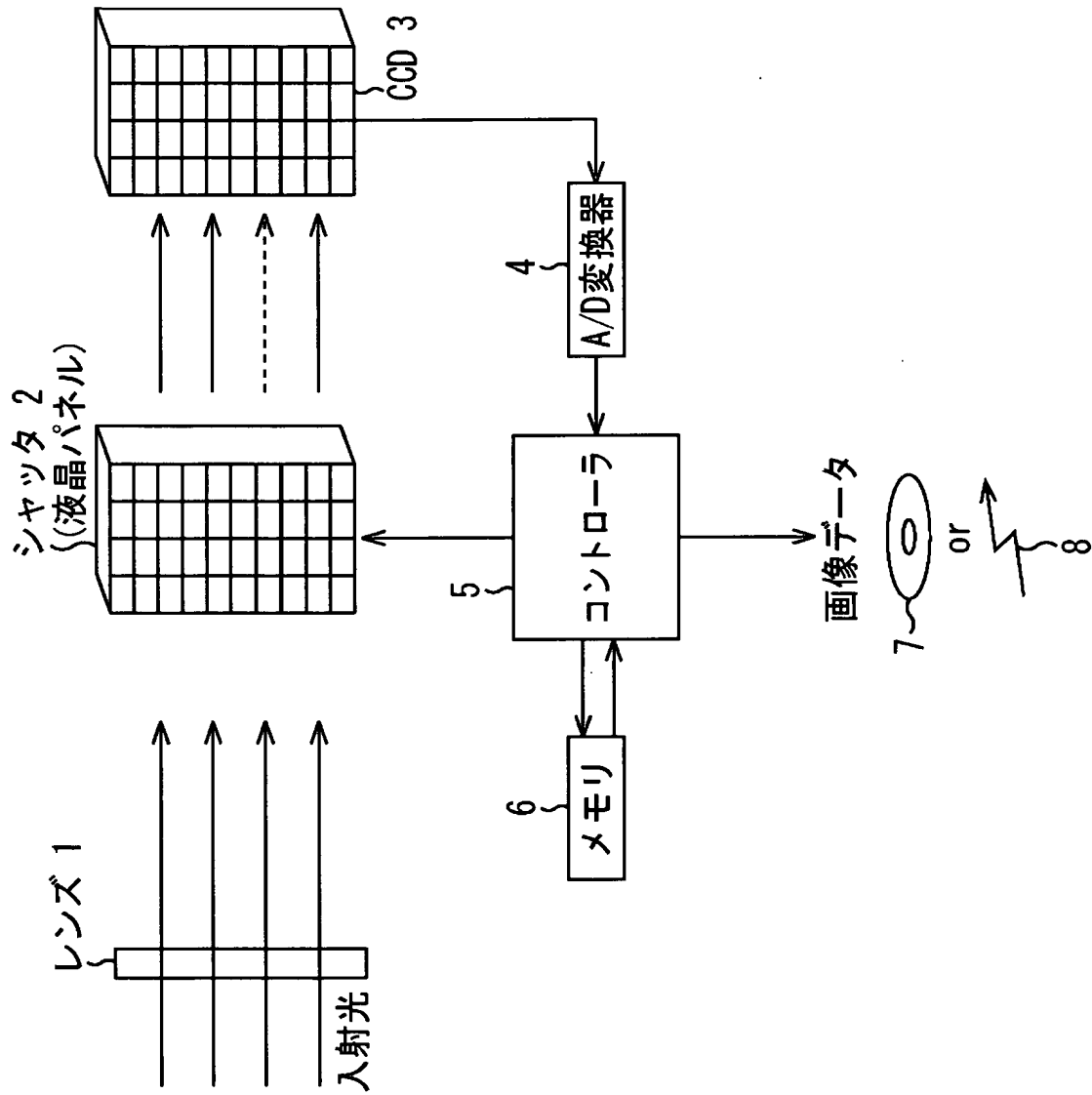
1 レンズ, 2 シャッタ, 3 CCD, 4 A/D変換器, 5 コントローラ, 6 メモリ, 7 記録媒体, 8 伝送媒体, 11 画像評価部, 12 シャッタ制御部, 21 バッファ, 22 画素値補正部, 23 評価部, 24 シャッタスピード決定部, 25 メモリ, 31 メモリコントローラ, 32<sub>1</sub>乃至32<sub>N</sub> メモリ, 33 コントローラ, 41 読み出し部, 42 制御部, 43 基準パラメータ決定部, 44 メモリ, 101 バス, 102 CPU, 103 ROM, 104 RAM, 105 ハードディスク, 106 出力部, 107 入力部, 108 通信部, 109 ドライブ, 110 入出力インタフェース, 111 リムーバブル記録媒体

【書類名】 図面

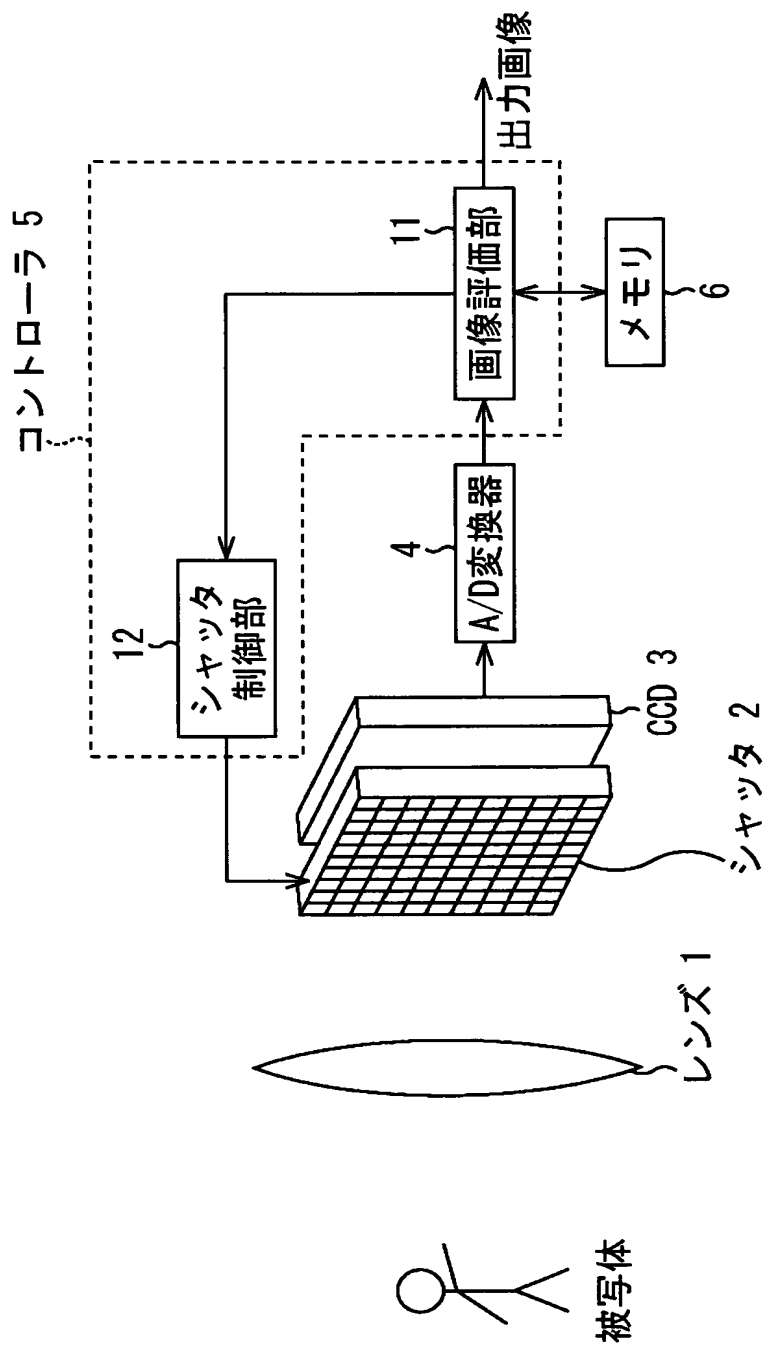
【図 1】



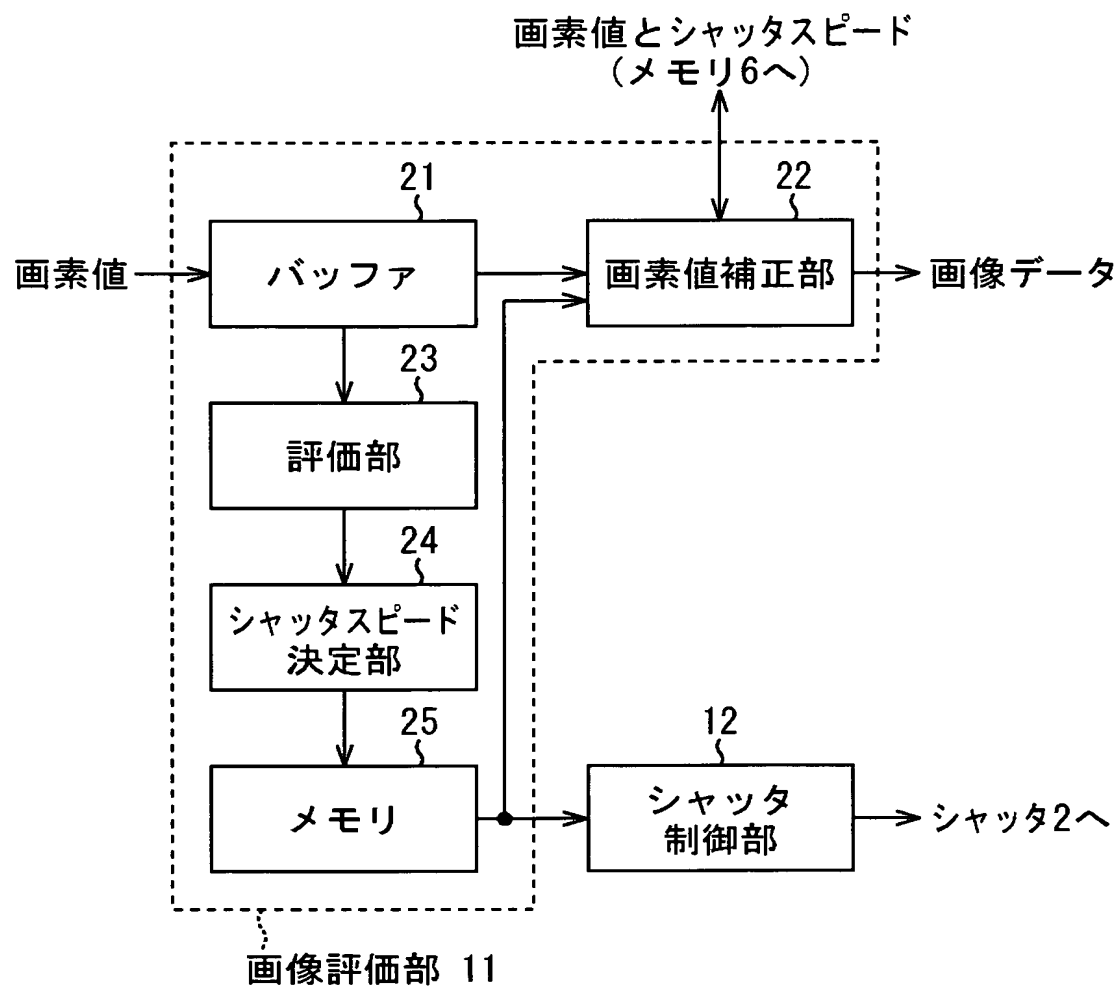
【図 2】



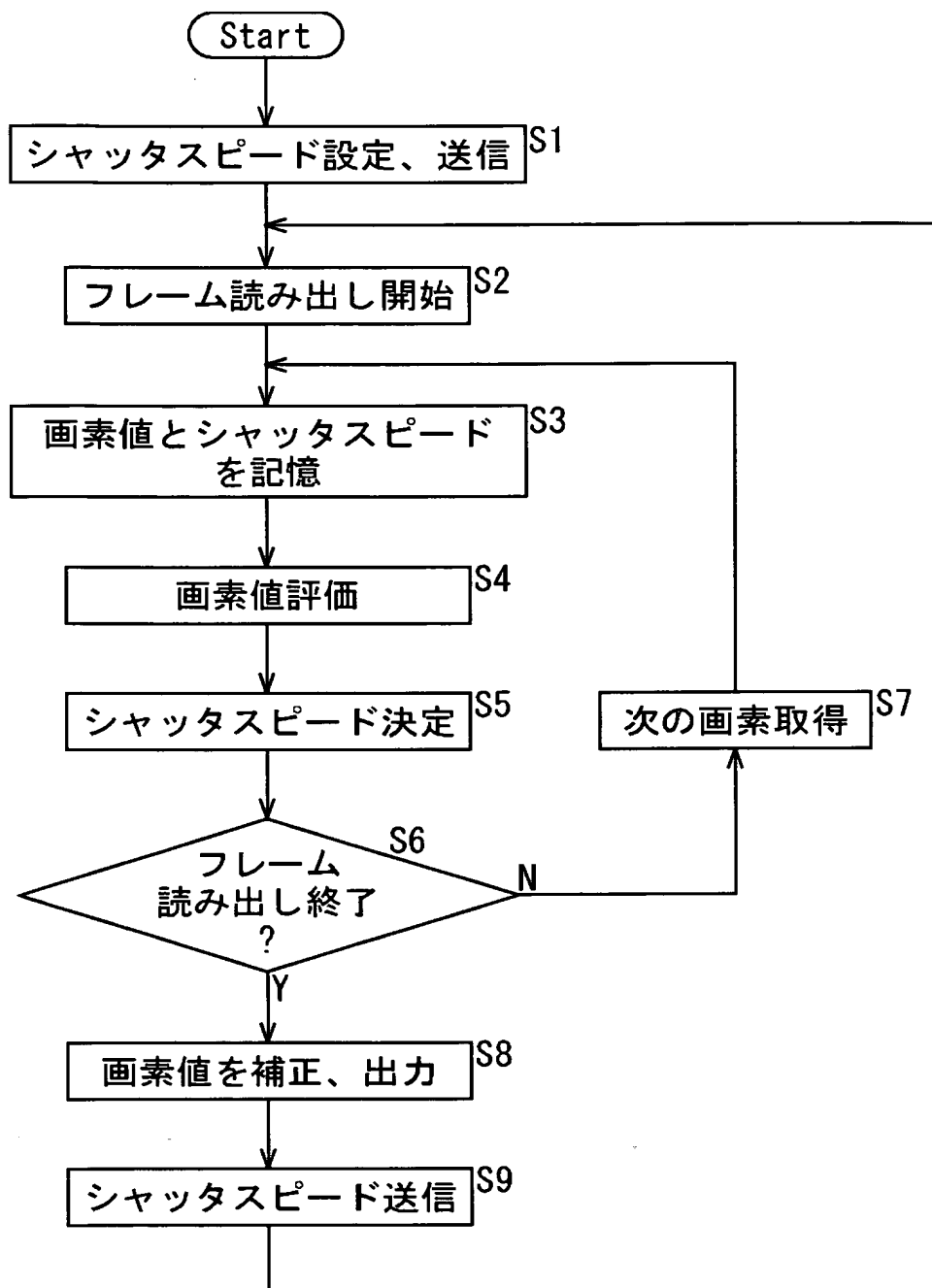
【図 3】



【図 4】

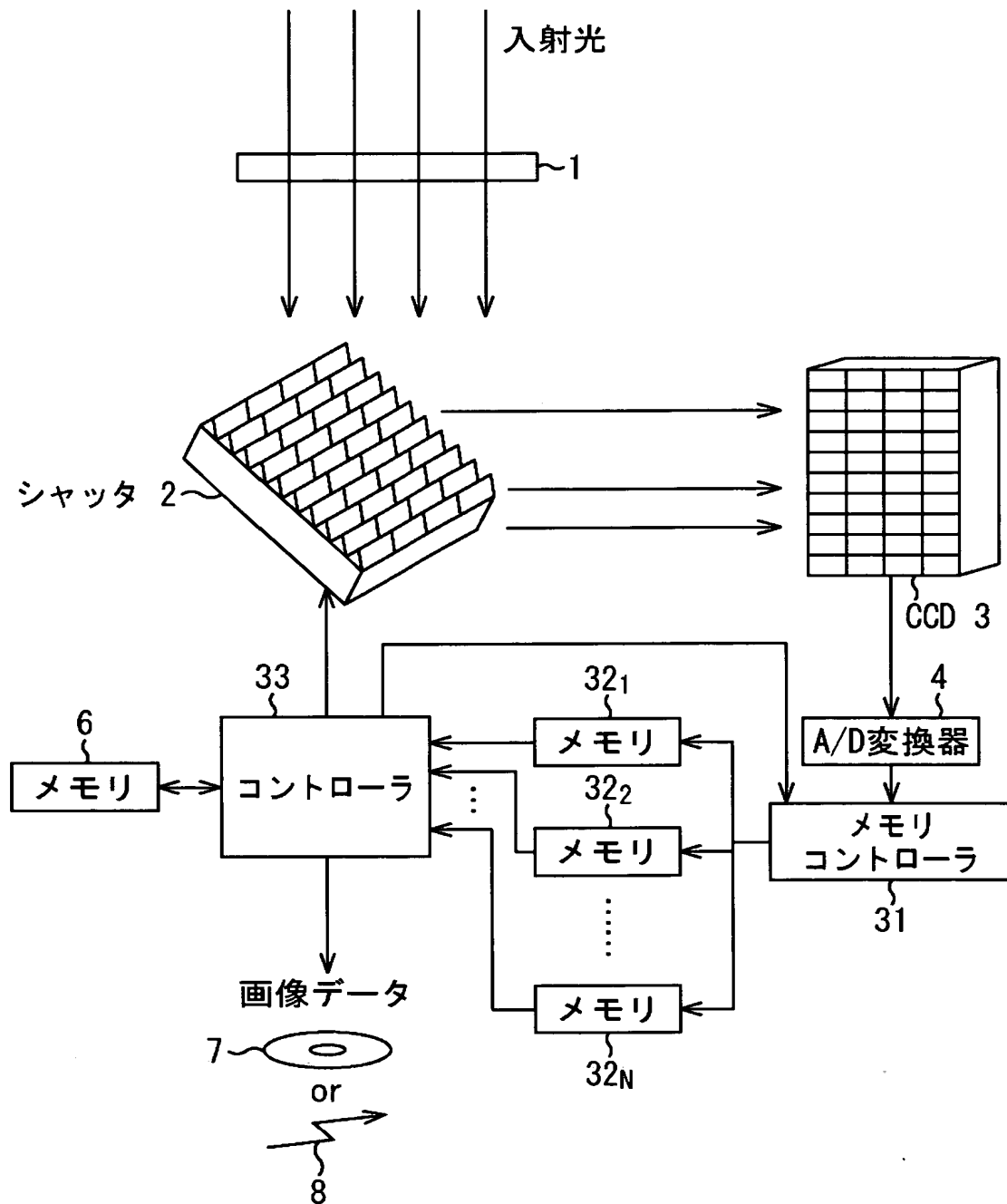
コントローラ 5

【図 5】

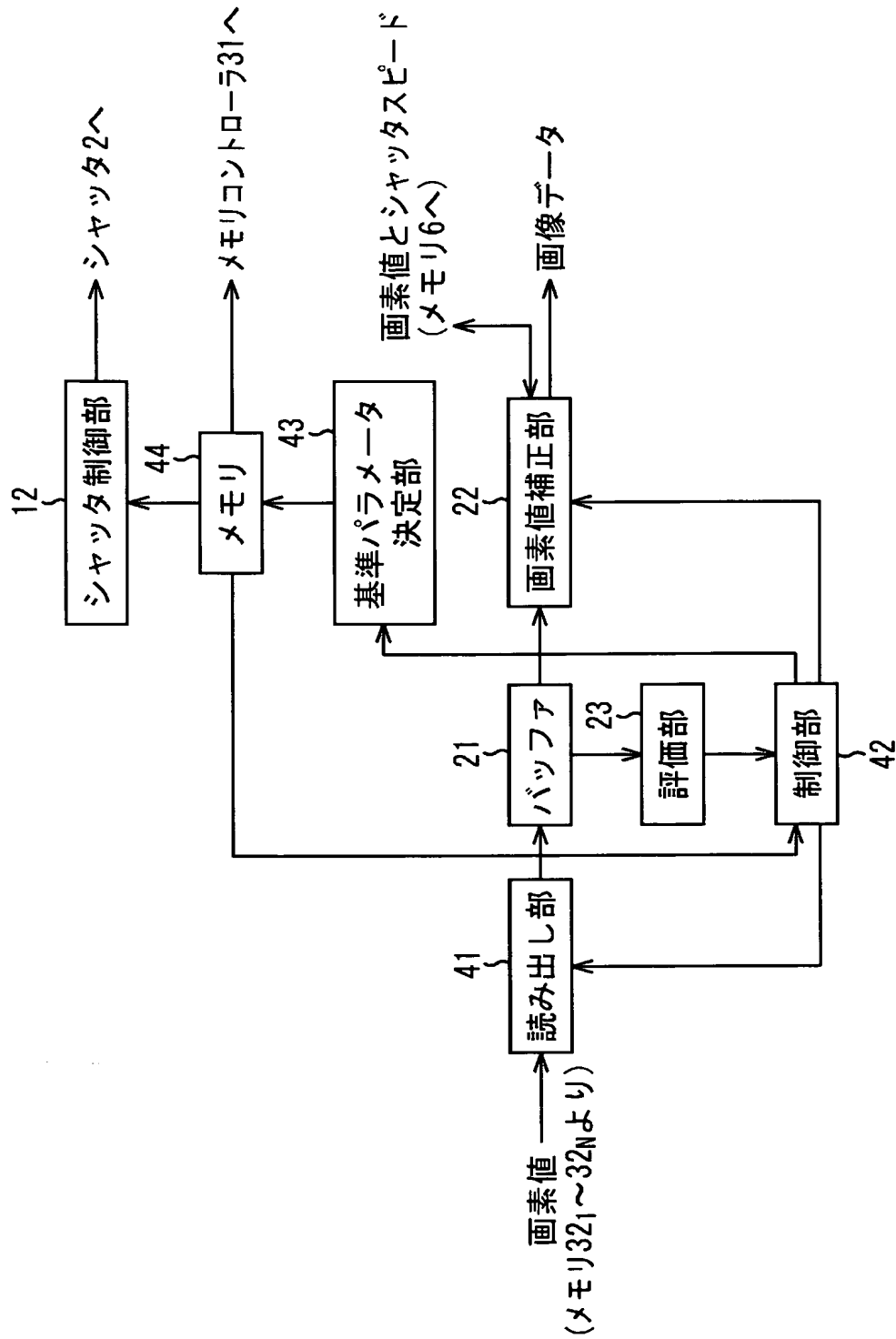




【図 6】

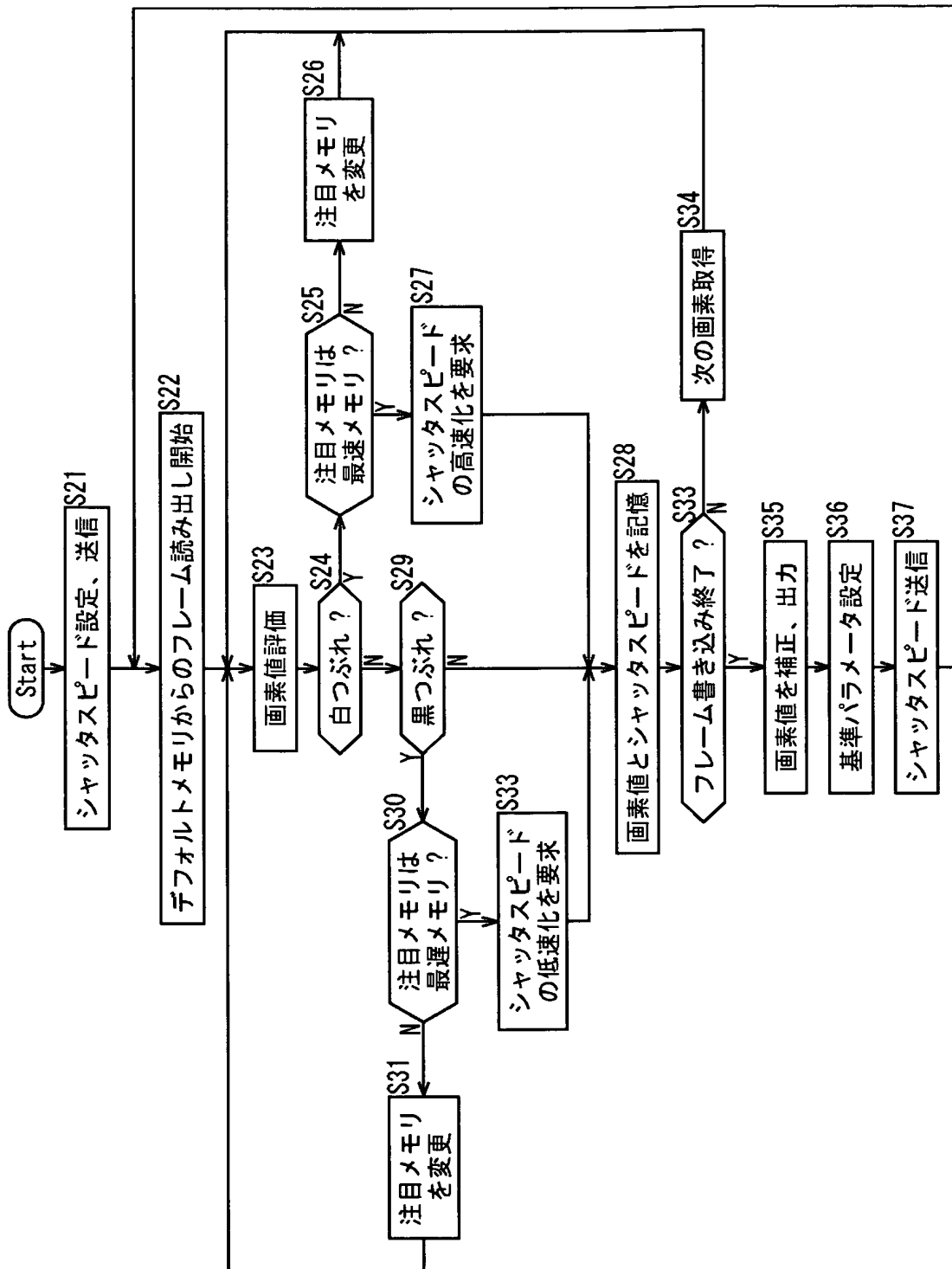


【図 7】

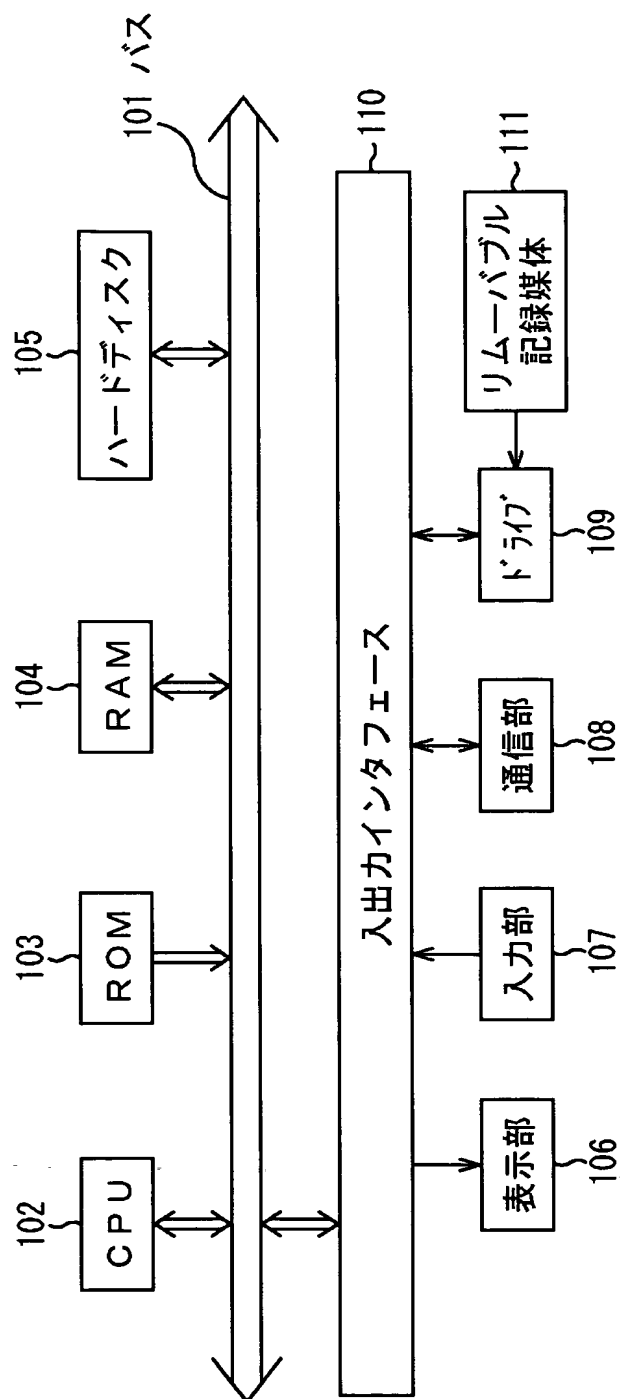


コントローラ 33

【図 8】



【図 9】



コンピュータ

【書類名】 要約書

【要約】

【課題】 コントラストの強い被写体であっても、そのディテールを損なわい画像を得る。

【解決手段】 コントローラ 5 では、C C D 3 が出力する画素値が評価され、その評価結果に基づき、例えば、DMD (Digital Micromirror Device) 等で構成されるシャッタ 2 における、C C D 3 の受光面に対するシャッタスピード（露出時間）が、画素単位で設定される。そして、そのように画素単位で設定されたシャッタスピードで、被写体の撮像が行われる。

【選択図】 図 1



特願 2 0 0 0 - 1 1 2 3 4 5

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 2 1 8 5 ]

1. 変更年月日 1 9 9 0 年 8 月 3 0 日  
[変更理由] 新規登録  
住 所 東京都品川区北品川 6 丁目 7 番 3 5 号  
氏 名 ソニー株式会社
2. 変更年月日 2 0 0 7 年 1 月 2 9 日  
[変更理由] 住所変更  
住 所 東京都港区港南 1 丁目 7 番 1 号  
氏 名 ソニー株式会社